一种 16 位分辨率 DAC 的设计与实现

李　展　甘鹏飞　廖　斌　奚大顺　王洪辉　喻明福　张　涛
成都理工大学核技术与自动化工程学院　四川成都　610059

基金项目：四川省科技创新苗子工程资助项目(2014—055)

【文章摘要】

DAC0832 是一款广泛应用的 8 位分辨率的 D/A 转换集成芯片。本文通过对 DAC0832 的研究和实验，提出了一种利用两片 DAC0832 实现 16 位分辨率的 D/A 转换器的新方法，降低了获得高分辨率 D/A 转换器的成本。文章中给出了两片 DAC0832 实现 16 位分辨率的 D/A 转换器的硬件电路、程序设计及测试数据。高 8 位数模转换和低 8 位数模转换的测试结果表明本设计的 D/A 转换器具有 16 位的分辨率，且线性度较好，达到 16 位分辨率 D/A 转换器的性能指标。应用这种方法，可将 DAC0832 的分辨率扩展为 24 位或者 32 位。

【关键词】

DAC0832；分辨率；16 位；D/A 转换

数字电子技术中将数字量的离散信号转换成以标准量为基准的模拟量的转换器简称 DAC 或 D/A 转换器，它是计算机和单片机系统中不可缺少的接口电路。DAC0832 是一款常用的 8 位 D/A 转换芯片，其外围电路简单，价格低廉(5 元左右)，可以满足大多数的设计要求。但在许多高精度要求的设计场合，往往需要采用 16 位或以上位数的 D/A 转换器。目前高精度的 DAC 集成芯片价格普遍昂贵，16 位 DAC 售价在 50 元以上，20 位 DAC 售价在 100 元以上，并且有效位也很难达到 16 位或 20 位。本文笔者提出一种利用两片 8 位 DAC0832 实现 16 位分辨率 D/A 转换器的方法，通过实验和测试结果表明该方法可以实现 16 位的分辨率，既降低了成本又解决了实际需要，同时可利用该方法实现更高位数的 DAC。

1 DAC0832 的基本原理

DAC0832 是采用 CMOS 工艺制成的单片直流输出型 8 位 D/A 转换器。D/A 转换结果采用电流形式输出，若需要输出相应的模拟电压信号，可通过一个高输入阻抗的线性运算放大器实现。运放的反馈电阻可通过 RFB 端引用片内固有电阻，也可外接。DAC0832 的主要参数如下：分辨率为 8 位，转换时间为 1s，满量程误差 ±1LSB，参考电压 -10~+10V，供电电源 +5~+15V，逻辑电平输入与 TTL 兼容。内部结构如图 1 所示，它由倒 T 型 R-2R 电阻网络、模拟开关、运算放大器和参考电压 V_{REF} 四大部分组成。

若电阻 R 与 R_f 阻值相同，运算放大器输出的模拟量

$$V_O=\frac{V_{REF}}{2^8}(D_0+2D_1+\cdots+2^7D_7)\cdots\cdots(1)$$

由式 (1) 可见，输出的模拟量与输入的数字量成正比，这就实现了从数字量到模拟量的转换。

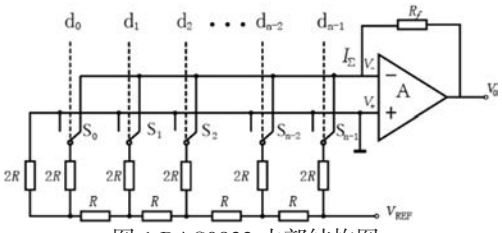

图 1 DAC0832 内部结构图

Fig.1 Block diagram of the DAC0832

2 16 位 DAC 的原理及实现方法

2.1 两个 8 位 DAC 实现 16 位 DAC 的原理

理论上，对于 16 位的倒 T 型 DAC 运算放大器输出的模拟量

$$V_O=\frac{V_{REF}}{2^{16}}(D_0+2D_1+\cdots+2^{15}D_{15})\cdots\cdots$$

$$=\frac{V_{REF}}{2^{16}}(D_0+2D_1+\cdots+2^7D_7)+\frac{V_{REF}}{2^{16}}(2^8D_8+2^9D_9+\cdots+2^{15}D_{15})$$

$$=\frac{1}{256}\frac{V_{REF}}{2^8}(D_0+2D_1+\cdots+2^7D_7)+\frac{V_{REF}}{2^8}(D_8+2D_9+\cdots+2^7D_{15})\cdots\cdots(2)$$

由式 (2) 可见，16 位 DAC 可以看成两个 DAC0832 输出的和，其中一个 DAC 的参考电压为另一个的 1/256。电路结构如图 2 所示。

2.2 电路设计

两个 8 位 DAC 实现 16 位 D/A 转换器的应用电路如图 3 所示。电路中参考电压由 LM336-5V 提供，其中一路分压至 $1/256V_{REF}$，DAC 输出采用运放 LM741 将两路电流信号叠加。DAC0832 采用双缓冲方式接口，数字量的输入锁存和 D/A 转换输出分两步完成，

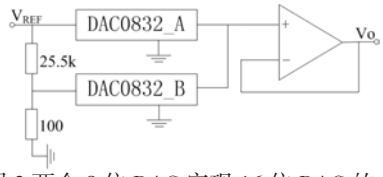

图 2 两个 8 位 DAC 实现 16 位 DAC 的原理图

Fig.2 Block diagram of implementing 16-bit DAC by two 8-bit DAC

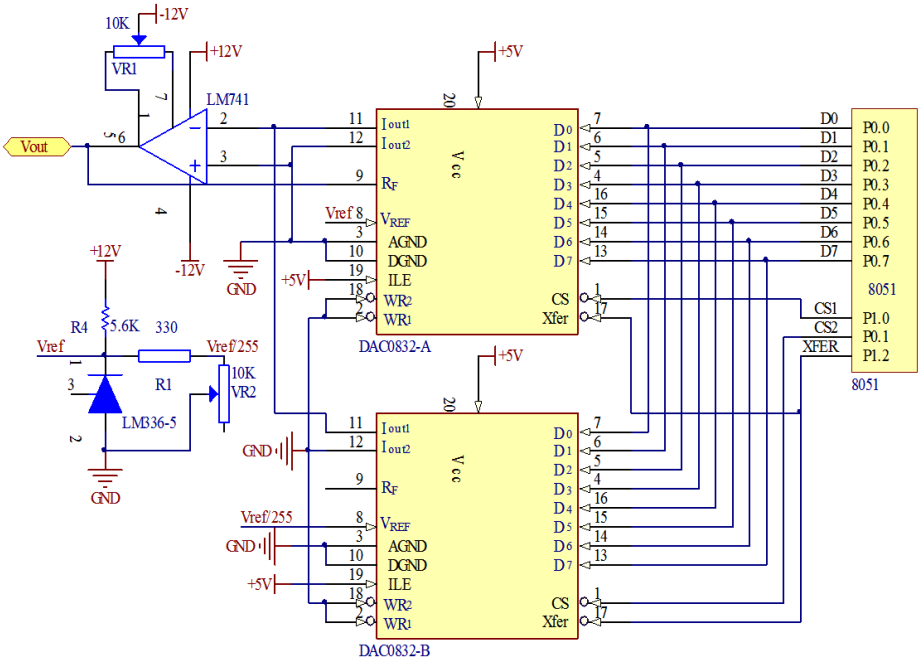

图 3 两个 8 位 DAC 实现 16 位 DAC 的应用电路

Fig.3 Application circuit of implementing 16-bit DAC by two 8-bit DAC

以保证两片 DAC 同时动作。数据线 D_0~D_7 接 8051 单片机 P0 口，片选信号 CS1、CS2 接 8051 单片机 P1.0、P1.1,XFER 共同接 P1.2。电位器 VR1 用于调节参考电压分压比，VR2 对运放输出进行调零。

2.3 程序设计

DAC 转换操作过程：首先，8051 单片机发出控制信号选通 CS1，然后发送待转换 16 位数据中的高 8 位数据到锁存器进行锁存；之后发出控制指令选通 CS2，发送待转换 16 位数据中的低 8 位数据送入锁存器进行锁存；最后同时启动两路 D/A 转换信号 XFER。这样，两个 DAC 同时输出模拟电压转换值。C51 代码如下：

```
void Dac_converter(U16 D)
{
  XFER=1;          // 不启动 D/A 转换
  CS1=0;           // 选通 CS1
  CS2=1;
  P0=(D&0xff00)>>8;  // 写入数据高八位
  CS1=1;
  CS2=0;           // 选通 CS2
  P0=D&0x00ff;     // 写入数据低八位
  XFER=0;          // 同时启动两片 D/A 转换
}
```

3 系统测试

系统在测试之前需进行以下两步调试：①系统调零：两个 DAC 输入全零数字量，调节 VR1 使系统输出电压为零；②低 8 位满度调节：高 8 位 DAC 输入全零数字量，低八位 DAC 输入 OXFF，调节 VR2 使系统输出电压为 LM336-5V 输出电压的 1/256。

两个 DAC 组成的 16 位 D/A 转换器精度测试需要进行高 8 位数模转换测试和低 8 位数模转换测试。系统的测试工具采用六位半数字万用表，型号：Agilent 34410A。

高 8 位数模转换的精度测试方法是向 16 位 D/A 转换器送入与理论输出为 0-5V 电压信号相对应的 16 进制数字量，数模转换后，将实际输出值与理论值相比较，测试数据如表 1。

由表 1 测量数据绘出 0-5V 输入数字量 - 输出曲线图，如图 4 所示。表 1 与图 4 表明，本设计的 16 位 D/A 转换器具有高 8 位十六进制数的分辨能力，高 8 位数模转换最大相对误差仅为 0.65%，线性度良好。

低 8 位数模转换的精度测试方法是向 16 位 D/A 转换器送入与理论输出为 0-50mV 电压信号相对应的 16 进制数字量，数模转换后，将实际输出值与理论值相比较，测试数据如表 2。

由表 2 测量数据绘出 0-50mV 输入数字量 - 输出曲线图，如图 5 所示。表 2 与图 5 表明，本设计的 16 位 D/A 转换器具有低 8 位十六进制数的分辨能力，低 8 位数模转换最大相对误差为 1.88%，线性度良好。

由上述高 8 位数模转换测试和低 8 位数模转换测试的测试结果可看出：两个 DAC0832 组成的 16 位 D/A 转换器具有 16 位的分辨率，且线性度较好，达到 16 位分辨率 D/A 转换器的性能指标。

4 结论

本文提出一种以两片 8 位 D/A 转换芯片 DAC0832 实现 16 位分辨率的 D/A 转换器的方法，有一定的实用性。在一些电路设计中，为了实现更高精度的 D/A 转换器，亦可以用三片或四片 8 位的 DAC 来实现 24 位或 32 位的 D/A 转换器。但在实现 16 位以上 D/A 转换器时还需考虑电路的噪声、布局等，必要时可在输出端加入低通滤波器。

【参考文献】

[1] 阎石．数字电子技术基础（第五版）[M]. 北京：高等教育出版社，2006.05.

[2] Jim Williams, J.Brubaker, P.Copley，等．一款温度漂移为 0.1ppm/℃的标准实验室等级 20 位 DAC 1ppm 精度数字化的专用技巧 [J]. 电子产品世界，2006(8): 154-156.

[3] 何利，汤宏斌，韩起云．微机接口技术实用教程 [M]. 北京：机械工业出版社，2011.10.

[4] 李苏文．用 2 个 8 位 DAC 替换 16 位 DAC [J]. 电测与仪表，1999(10):22-48.

[5] 余小平，奚大顺．电子系统设计－基础篇 [M]. 北京：北京航空航天大学出版社，2010.09.

【作者简介】

李展（1992 － ），男，本科，从事电子设计和自动化控制方面的研究。

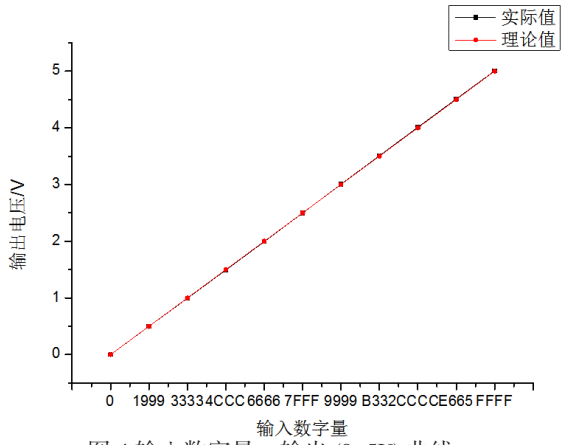

图 4 输入数字量 - 输出 (0-5V) 曲线

Fig.4 Graph of the digital input - output (0-5V)

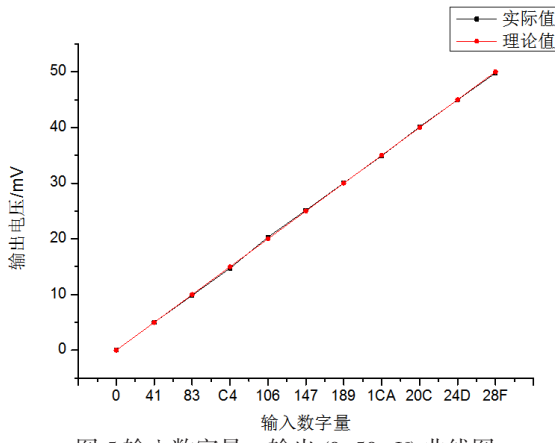

图 5 输入数字量 - 输出 (0-50mV) 曲线图

Fig.5 Graph of the digital input - output (0-50mV)

序号	输入数字量（十六进制）	实际输出值（V）	理论输出值（V）	相对误差
1	0	0.0	0.0	0
2	1999	0.49675	0.5	0.65%
3	3333	0.99368	1.0	0.632%
4	4CCC	1.4908	1.5	0.613%
5	6666	1.9920	2.0	0.4%
6	7FFF	2.4980	2.5	0.08%
7	9999	3.0074	3.0	0.247%
8	B332	3.5088	3.5	0.251%
9	CCCC	4.0128	4.0	0.32%
10	E665	4.5122	4.5	0.271%
11	FFFF	5.0062	5.0	0.124%

表 1 高 8 位数模转换测试数据

Tab.1 Test results of high 8-bit D/A conversion

序号	输入数字量（十六进制）	实际输出值（mV）	理论输出值（mV）	绝对误差（mV）
1	0	0.009	0.0	0
2	0041	4.997	5.0	0.06%
3	0083	9.855	10.0	1.45%
4	00C4	14.718	15.0	1.88%
5	0106	20.321	20.0	1.605%
6	0147	25.132	25.0	0.528%
7	0189	30.027	30.0	0.09%
8	01CA	34.893	35.0	0.305%
9	020C	40.124	40.0	0.31%
10	024D	44.958	45.0	0.093%
11	028F	49.775	50.0	0.45%

表 2 低 8 位数模转换测试数据

Tab.2 Test results of low 8-bit D/A conversion